

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-316856

(43)Date of publication of application : 29.11.1996

(51)Int.Cl.

H04B 1/10
H03L 7/06
H04B 1/18
H04B 1/26
H05K 9/00

(21)Application number : 07-121366

(71)Applicant : YAGI ANTENNA CO LTD

(22)Date of filing : 19.05.1995

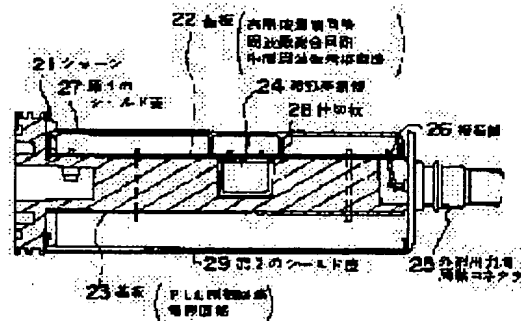
(72)Inventor : YAMAZAKI AKIHIRO
SUZUKI MASAKATSU
INO HIDEYUKI
OHATA HIROAKI

(54) CONVERTER

(57)Abstract:

PURPOSE: To avoid the adverse effect due to leaked spurious radiation.

CONSTITUTION: A chassis 21 whose two sides opposite to each other are mounted with at least two boards, and circuits (high frequency amplifier circuit, frequency mixer circuit and intermediate frequency amplifier circuit) of the frequency mixer amplifier circuit group are provided to the converter using a PLL control circuit. Then the converter is provided with the board 22 fitted to one side of the chassis 21, the board 23 with the PLL control circuit mounted thereon and fitted to the other side opposite to the side on which the board 22 of the chassis 21 is fitted, 1st shield covers 27, 29 covering respectively the boards 22 and 23.



LEGAL STATUS

[Date of request for examination]

08.03.2002

[Date of sending the examiner's decision of rejection]

28.10.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-316856

(43) 公開日 平成8年(1996)11月29日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 B 1/10			H 0 4 B 1/10	N
H 0 3 L 7/06			1/18	K
H 0 4 B 1/18			1/26	J
1/26			H 0 5 K 9/00	E
H 0 5 K 9/00			H 0 3 L 7/06	A
審査請求 未請求 請求項の数1 O L (全 4 頁)				

(21) 出願番号 特願平7-121366

(22) 出願日 平成7年(1995)5月19日

(71) 出願人 000006817

八木アンテナ株式会社

東京都千代田区内神田1丁目6番10号

(72) 発明者 山崎 彰弘

埼玉県大宮市蓮沼1406番地 八木アンテナ
株式会社大宮工場内

(72) 発明者 鈴木 雅勝

埼玉県大宮市蓮沼1406番地 八木アンテナ
株式会社大宮工場内

(72) 発明者 飯野 秀行

埼玉県大宮市蓮沼1406番地 八木アンテナ
株式会社大宮工場内

(74) 代理人 弁理士 鈴江 武彦

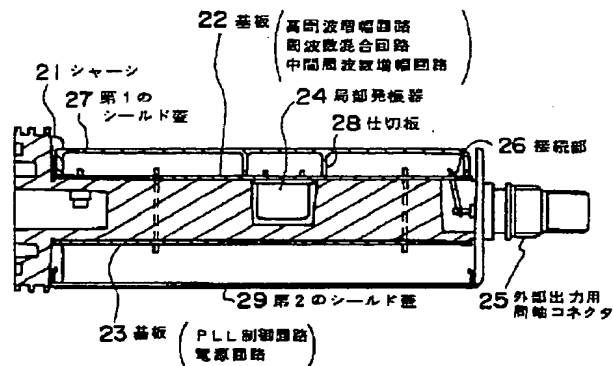
最終頁に続く

(54) 【発明の名称】 コンバータ

(57) 【要約】

【目的】 スプリアスの漏洩による悪影響を回避することを可能にする。

【構成】 PLL制御回路を使用したコンバータにおいて、少なくとも2枚の基板を相対する2つの面に取り付けられるように形成されたシャーシ21と、周波数混合増幅回路系の回路（高周波増幅回路、周波数混合回路、中間周波数増幅回路）が設けられ、シャーシ21の一方の面に取り付けられた基板22と、PLL制御回路が設けられ、シャーシ21の基板22が取り付けられた面と相対する他方の面に取り付けられた基板23と、基板22と基板23のそれぞれを覆う第1のシールド蓋27、29とを具備して構成されている。



1

【特許請求の範囲】

【請求項 1】 PLL (phase-locked loop : 位相同期ループ) 制御回路を使用したコンバータにおいて、少なくとも 2 枚の基板を相対する 2 つの面に取り付けられるように形成されたシャーシと、周波数混合増幅回路系の回路が設けられ、前記シャーシの一方の面に取り付けられた第 1 の基板と、PLL 制御回路が設けられ、前記シャーシの前記第 1 の基板が取り付けられた面と相対する他方の面に取り付けられた第 2 の基板と、前記第 1 の基板と前記第 2 の基板のそれぞれを覆うシールド蓋とを具備したことを特徴とするコンバータ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、PLL (phase-locked loop : 位相同期ループ) 回路を使用した、例えば放送衛星 (BS : broadcasting satellite)、通信衛星 (CS : communication satellite) 用のコンバータに関する。

【0002】

【従来の技術】 従来、PLL (phase-locked loop : 位相同期ループ) 回路を使用した、放送衛星 (BS : broadcasting satellite)、通信衛星 (CS : communication satellite) 用のコンバータ (以下、BS・CS コンバータと称する) は、図 2 に示すような構造となっている。

【0003】 BS・CS コンバータは、マイクロ波入力用導波管部を設けたシャーシ 1 に、2 種類以上の基板が取り付けられるように形成されている。図 2 に示す例では、シャーシ 1 の相対する 2 つの面に 2 枚の基板 2、3 が取り付けられている。一方の基板 2 には、高周波増幅回路、周波数混合回路、PLL 制御回路 (以上の回路は図示せず)、局部発振器 4 等が設けられている。他方の基板 3 には、中間周波数増幅回路、電源回路等が設けられている。基板 3 は、外部出力用同軸コネクタ 5 と、接続部 6 によって接続されている。

【0004】 また、シャーシ 1 には、基板 2 を覆うようにシールド蓋 7 が、ねじ止め等によって固定されている。シールド蓋 7 には、図 2 に示すように、基板 2 に設けられた各回路の配置に合わせて仕切板 8 が設けられており、基板 2 の各回路ブロックが、シールド蓋 7 の仕切板 8 によって仕切られ、各回路間を相互にシールドするようになっている。

【0005】 BS・CS コンバータは、局部発振器 4 から発振される局部発振周波数を、PLL 回路を用いて安定化させている。このため、PLL 制御回路部内のスプリアスが周波数混合回路や他の回路に漏洩するのを防ぐために、シールド蓋 7 (仕切板 8) が設けられている。

【0006】

【発明が解決しようとする課題】 このように従来の BS

2

・CS コンバータでは、1 枚の基板 2 に周波数混合回路、PLL 制御回路が設けられ、シールド蓋 7 (仕切板 8) によって各回路ブロックをシールドする構成となっていた。

【0007】 しかしながら、周波数混合回路と PLL 制御回路とが、シールド蓋 7 の仕切板 8 のみでシールドされる構成のため、シールド蓋 7 をシャーシ 1 に取り付けねじ止めの緩みや、仕切板 8 の製造上の精度のばらつき等の原因により、シールドが不完全となる場合があった。この場合、基板 2 と仕切板 8 との隙間から、PLL 制御回路部内のスプリアスが周波数混合回路に漏洩してしまうことがあった。

【0008】 また、PLL 制御回路内のスプリアスが中間周波数の帯域であった場合、反対側面にある基板 3 の中間周波数増幅回路で増幅されてしまう。この場合、外部出力用の同軸コネクタ 5 からは、漏洩したスプリアスにより、例えば 40 dB くらい増幅された信号が出力されてしまう。

【0009】 本発明は前記のような事情を考慮してなされたもので、PLL 制御回路部からのスプリアスの漏洩による悪影響を回避することが可能なコンバータを提供することを目的とする。

【0010】

【課題を解決するための手段】 本発明は、PLL 制御回路を使用したコンバータにおいて、少なくとも 2 枚の基板を相対する 2 つの面に取り付けられるように形成されたシャーシと、周波数混合増幅回路系の回路が設けられ、前記シャーシの一方の面に取り付けられた第 1 の基板と、PLL 制御回路が設けられ、前記シャーシの前記第 1 の基板が取り付けられた面と相対する他方の面に取り付けられた第 2 の基板と、前記第 1 の基板と前記第 2 の基板のそれぞれを覆うシールド蓋とを具備したことを特徴とする。

【0011】

【作用】 このような構成によれば、周波数混合増幅回路系の回路 (例えば高周波増幅回路、周波数混合回路、中間周波数増幅回路が含まれる) が設けられた基板と、PLL 制御回路が設けられた基板とが、相互にシャーシを挟んだ配置となる。すなわち、シャーシがシールド機能を果たすことになり、PLL 制御回路からのスプリアスが、周波数混合増幅回路系の回路に漏洩しないシールド特性が得られる。さらに、各基板が、それぞれシールド蓋によって覆われるため、より一層、安定したシールド特性が得られる。

【0012】

【実施例】 以下、図面を参照して本発明の一実施例を説明する。図 1 は本実施例に係わるコンバータの構成を示す断面図である。図 1 に示すコンバータは、PLL (phase-locked loop : 位相同期ループ) 回路を使用した、放送衛星 (BS : broadcasting satellite)、通信衛星

3

(CS: communication satellite) 用のBS・CSコンバータである。

【0013】BS・CSコンバータは、マイクロ波入力用導波管部を設けたシャーシ21に、2種類以上の基板が取り付けられるように形成されている。図1に示す例では、シャーシ21の相対する2つの面に2枚の基板22, 23が取り付けられている。一方の基板22には、高周波増幅回路、周波数混合回路、中間周波数増幅回路(以上の回路(周波数混合増幅回路系の回路)は図示せず)、局部発振器24等が設けられている。基板22は、外部出力用同軸コネクタ25と、接続部26によって接続されている。他方の基板23には、PLL制御回路、電源回路等が設けられている。

【0014】また、シャーシ21には、基板22を覆うように第1のシールド蓋27が、ねじ止め等によって固定されている。第1のシールド蓋27には、図1に示すように、基板22に設けられた各回路の配置に合わせて仕切板28が設けられており、基板22の各回路ブロックが、第1のシールド蓋27の仕切板28によって仕切られ、各回路間を相互にシールドするようになっている。

【0015】さらに、シャーシ21または筐体には、基板22と相対する面に設けられた基板23を覆うように第2のシールド蓋29が固定されている。次に、本実施例の作用効果について説明する。

【0016】本実施例のコンバータでは、図1に示すように、周波数混合増幅回路系の回路に含まれる高周波増幅回路と周波数混合回路とが設けられた基板22側に中間周波数増幅回路が設けられ、外部出力用同軸コネクタ25と接続する接続部26も基板22側に設けられている。一方、PLL制御回路は、周波数混合増幅回路系の回路が設けられていない基板23側に設けられている。

【0017】すなわち、2枚の基板22, 23は、シャーシ21の2つの相対する面に設けられているため、それぞれの基板22, 23に設けられたPLL制御回路と、周波数混合回路とは、基板とシャーシ21を挟んで分離された配置となる。

【0018】また、基板22が、基板22に設けられた

4

各回路間を相互にシールドする第1のシールド蓋27によって覆われ、さらに、PLL制御回路が設けられた基板23が第2のシールド蓋29によって覆われている。

【0019】従って、第1のシールド蓋27をシャーシ21に取り付けるねじ止めの緩みや、仕切板28の製造上の精度のばらつきがあったとしても、これらの要因に左右されない安定したシールド特性が得られる。このため、PLL制御回路部内のスプリアスが周波数混合回路に漏洩してしまうおそれはない。

10 【0020】また、中間周波数増幅回路も基板22に設けられているため、周波数混合回路と同様にして、シャーシ21を挟んで基板23に設けられたPLL制御回路との間で安定したシールド特性が、PLL制御回路と周波数混合回路との間で得られる。このため、PLL制御回路内のスプリアスが中間周波数の帯域であったとしても、中間周波数増幅回路で増幅されて出力されるおそれもない。

20 【0021】なお、本発明は周波数混合増幅回路系とPLL制御回路部とを分離する構造であれば良いので、局部発振器24、及び電源回路は、何れの基板22, 23に設けられていても良い。

【0022】

【発明の効果】以上詳述したように本発明によれば、周波数混合増幅回路系とPLL制御回路とを、シャーシを挟んだ位置となる構造にし、各回路が設けられた基板を覆うシールド蓋を設けることにより、安定したシールド特性が得られ、スプリアス漏洩による悪影響を回避することが可能となるものである。

【図面の簡単な説明】

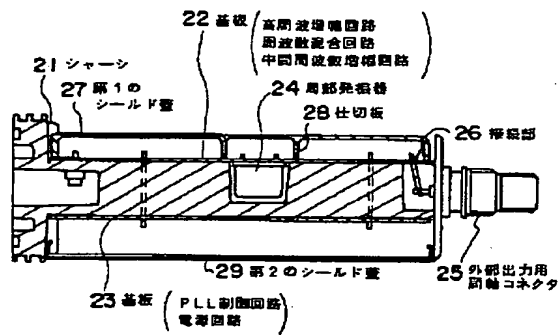
30 【図1】本発明の一実施例に係わるBS・CSコンバータの構成を示す断面図。

【図2】従来のBS・CSコンバータの構成を示す断面図。

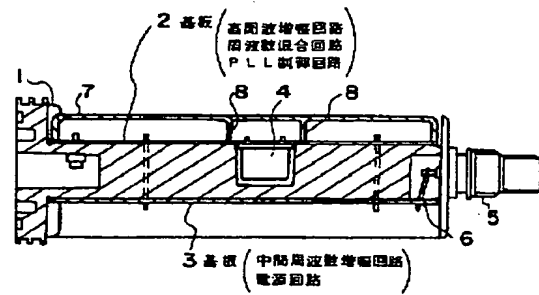
【符号の説明】

21…シャーシ、22, 23…基板、24…局部発振器、25…外部出力用同軸コネクタ、26…接続部、27…第1のシールド蓋、28…仕切板、29…第2のシールド蓋。

【図1】



【図2】



フロントページの続き

(72) 発明者 大畑 宏明
 埼玉県大宮市蓮沼1406番地 八木アンテナ
 株式会社大宮工場内